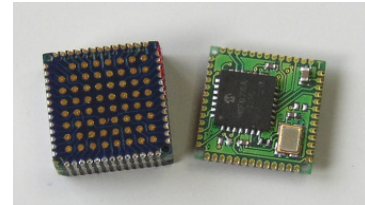


---

**Baustein zur Signalverarbeitung – Prozessorbaustein CPU 2.2 mit PIC16F876A**

**Bestellnummer:**  
**Baustein** efm-ex-0403-12.5  
**Trägerplatine** efm-et-0403-12.5




---

<b>RISC Prozessor</b>	PIC16F876A-I/ML (s. www.microchip.com (Dok.-Nr: DS39582A))
FLASH Program Memory	8k 14-bit Words / 100 000 E/W Cycles
EEPROM	256 Bytes
Baustein-Programmierung	In-Circuit serial, low Voltage
Debugger	In-Circuit
Data RAM	368 Bytes
Taktfrequenz	20MHz Quarz
Instruction execution Time	200ns
Single Word Instruction	35
Interrupts	11
<b>Baustein-Schnittstellen</b>	
ADC	5 Input Channels / 10 Bits
PWM	2
Timer	3 + WDT
Kommunikation extern <sup>1</sup>	USART mit RS485 Transceiver (1,25Mbps max. @ 20MHz) Je nach Belegung und Beschaltung bis max. 256 Teilnehmer ESD-Protection: ±8kV Contact Discharge, ±15kV Air-Gap Discharge
Kommunikation intern <sup>2</sup>	SPI (I <sup>2</sup> C) Bus
I/O Ports	22 (incl. ADC und COM) @ 25mA sink/source per I/O
System Reset	64µs nach Einschalten
<b>Baustein</b>	
Spannungsversorgung	5V ±5% / 30mA
Temperaturbereich	-40°C bis +70°C
Größe	12,5 x 12,5 x 5mm <sup>3</sup>
Kompatibilität	Match-X; 0.63 (Pinbelegung siehe Blockschaltbild)
Kontaktierung	Top und Bottom: Land Grid, (3µm NiAu) auf Anfrage Bottom als BGA-Struktur, (Sn-Pb63 Balls)
Material	FR4
Zusätzlich	Softwarebibliothek auf Anfrage

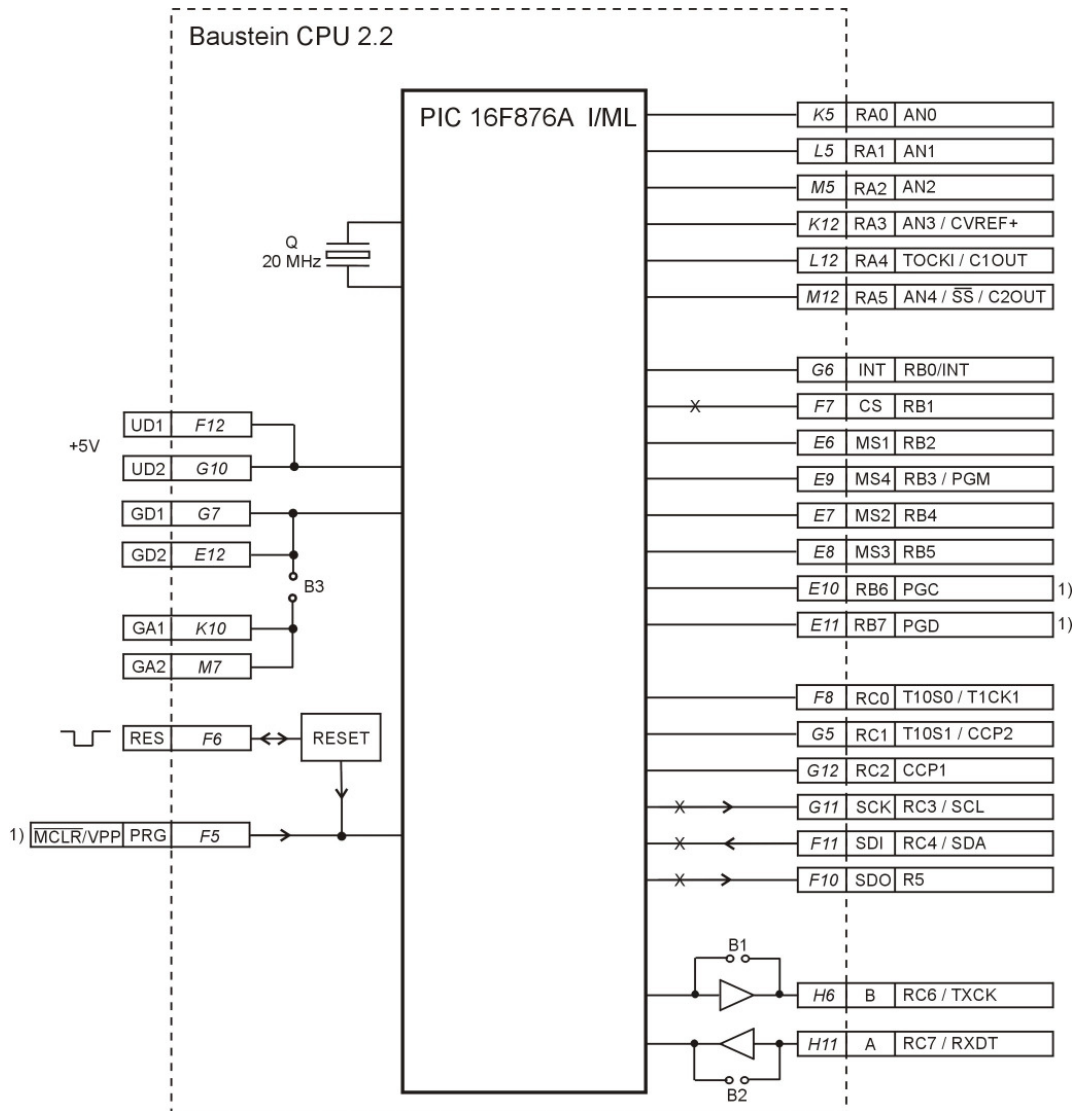
---

<sup>1</sup> Kommunikation zur Prozesssteuerung

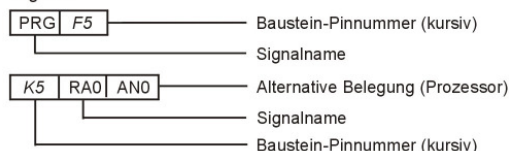
<sup>2</sup> Kommunikation zu Bausteinen im Stapel

## Baustein CPU 2.2

### Blockschaltbild



#### Legende



x = Pull Up Widerstände  
AM SCK und SDI: 2K  
AM CS und SDO: 27K

B = Brücken  
B1 und B2: Optionale Bestückung,  
wenn RS485 Transceiver nicht bestückt

B3: Bestückung erforderlich bei  
Nutzung des PIC-internen A/D-Wandlers

1) Anschlüsse für Serial-Incircuit-  
Programmierung